

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-058975

(43) Date of publication of application : 25. 02. 2000

(51) Int. Cl.

H01S 5/30
H01L 33/00

(21) Application number : 10-225010

(22) Date of filing : 07. 08. 1998

(71) Applicant : SUMITOMO ELECTRIC IND LTD

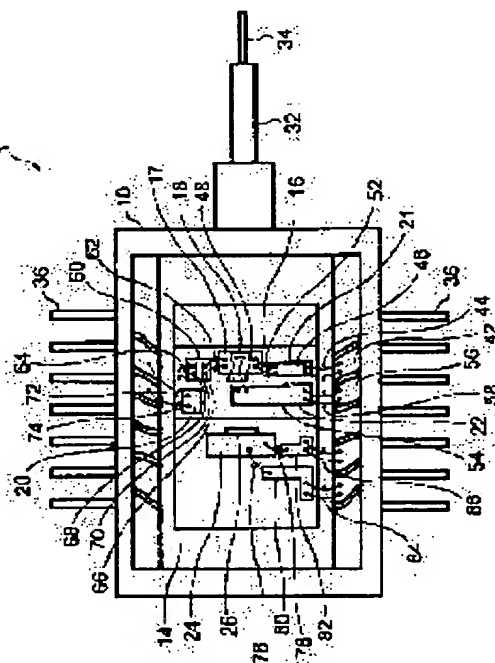
(72) Inventor : MATSUMOTO KEIKO
SASAKI GORO
KATO TAKASHI
INANO SHIGERU
MIKI ATSUSHI
TAKAGI TOSHIO

(54) SEMICONDUCTOR LASER MODULE

(57) Abstract:

PROBLEM TO BE SOLVED: To provide the semiconductor laser module, whose high-frequency characteristics are improved.

SOLUTION: A semiconductor laser 18, which is provided for holding a insulating member between one electrode of a Peltier element, and a wiring substrate 22, which is provided on one electrode of the Peltier element, are provided. One terminal of the semiconductor laser 18 is connected to a laser drive circuit via the conducting layer on the wiring substrate 22. Furthermore, the other terminal of the semiconductor laser 18 is connected to an outer terminal. In the semiconductor laser module formed in this way, a damping means 60 having resistive impedance is provided between the other terminal of the semiconductor laser 18 and one electrode of the Peltier element. When the damping means for applying the resistive impedance, which is connected to the part between the other terminal of the semiconductor laser 18 and one electrode of the Peltier element by way of a through-hole 68 is provided in this way, the attenuation band in the frequency characteristics generated by the resonance effect formed in this module itself is attenuated by the added resistive impedance.



LEGAL STATUS

[Date of request for examination]

16. 04. 2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-58975

(P2000-58975A)

(43) 公開日 平成12年2月25日 (2000. 2. 25)

(51) Int.Cl.⁷

識別記号

F I

テーマコード (参考)

H 0 1 S 5/30

H 0 1 S 3/18

5 F 0 4 1

H 0 1 L 33/00

H 0 1 L 33/00

J 5 F 0 7 3

審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号

特願平10-225010

(22) 出願日

平成10年8月7日 (1998. 8. 7)

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 松元 圭子

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(72) 発明者 佐々木 吾朗

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

(74) 代理人 100088155

弁理士 長谷川 芳樹 (外4名)

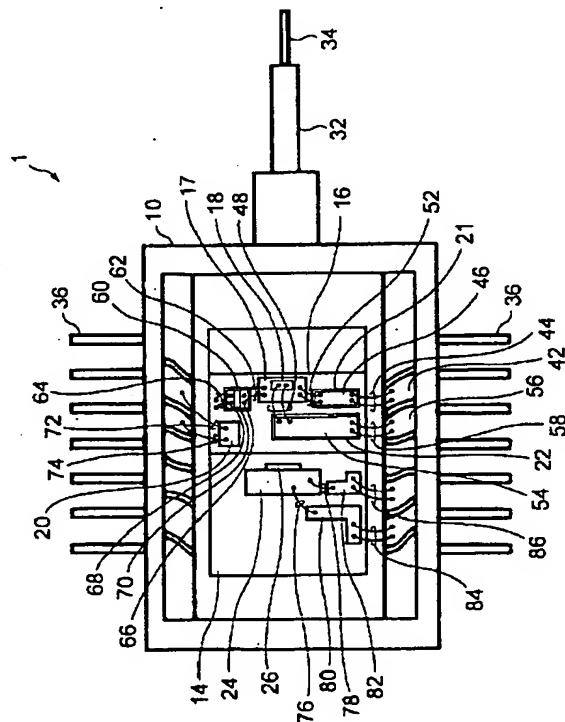
最終頁に続く

(54) 【発明の名称】 半導体レーザモジュール

(57) 【要約】

【課題】 高周波特性が改善された半導体レーザモジュールを提供する。

【解決手段】 ペルチェ素子の一電極との間に絶縁部材を挟んで設けられた半導体レーザ18と、ペルチェ素子の一電極上に設けられた配線基板22と、を備え、配線基板22上の導電層を介して、半導体レーザ18の一端子がレーザ駆動回路 (図示せず) に接続され、且つ半導体レーザ18の他の端子が外部端子に接続されて成る半導体レーザモジュールにおいて、半導体レーザ18の他の端子とペルチェ素子の一電極との間に抵抗性インピーダンスを有するダンピング手段60、を備える。このように、半導体レーザ18の他の端子とペルチェ素子の一電極と間に貫通孔68を介して接続される抵抗性インピーダンスを加えるためのダンピング手段を設ければ、このモジュール自体が有する共鳴効果によって生じる周波数特性における減衰帯が追加された抵抗性インピーダンスによって減衰される。



【特許請求の範囲】

【請求項1】 ペルチェ素子の一電極との間に絶縁部材を介して設けられた半導体レーザを備え、前記半導体レーザがレーザ駆動信号を受けるための第1の端子と第2の端子とを有する半導体レーザモジュールであって、前記第2の端子と前記ペルチェ素子の一電極との間に抵抗性インピーダンスを加えるためのダンピング手段、を備える半導体レーザモジュール。

【請求項2】 前記ダンピング手段は、抵抗素子から成ることを特徴とする請求項1に記載の半導体レーザモジュール。

【請求項3】 前記抵抗素子は、前記ペルチェ素子の一電極上に設けられた配線基板上に配置されたチップ抵抗であることを特徴とする請求項2に記載の半導体レーザモジュール。

【請求項4】 前記抵抗素子は、前記ペルチェ素子の一電極上に設けられた配線基板上に形成された薄膜抵抗であることを特徴とする請求項2に記載の半導体レーザモジュール。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、ペルチェ素子を搭載した半導体レーザモジュールに関し、特に、高周波特性が改善可能な半導体レーザモジュールに関する。

【0002】

【従来の技術】 バタフライ型パッケージに組み立てられた半導体レーザモジュールは、ペルチェ素子と、このペルチェ素子の一電極上に搭載された配線基板と、絶縁部材を介して搭載された半導体レーザとを備える。半導体レーザの一端子には、配線基板上の導電層およびボンディングワイヤを介して駆動信号が供給され、また他の端子には配線基板上の導電層およびボンディングワイヤを介して接地電位が供給されている。これらペルチェ素子、半導体レーザ、および配線基板は、バタフライパッケージ内に気密封止されている。

【0003】

【発明が解決しようとする課題】 このような構成の半導体レーザモジュールの伝送特性を測定すると、 -3 dB ダウンの周波数によって規定される帯域が 1.8 GHz 程度であることが明らかになった。この特性では、 2 GHz を越える周波数領域での使用の妨げとなる。

【0004】 そこで、本発明の目的は、高周波特性が改善可能な半導体レーザモジュールを提供することにある。

【0005】

【課題を解決するための手段】 この目的を達成するために、発明者は、従来の半導体レーザモジュールの特性を更に詳細に解析することにした。

【0006】 この解析の結果を図5に示す。図5は、発明者が詳細な解析の結果として得た半導体レーザモジ

ールの等価回路図である。図5を概説すれば、 V_i は半導体レーザの駆動部であり、 $C1\sim C5$ はキャパシタンス、 $L1\sim L4$ はインダクタンス、 $R1$ は抵抗をそれぞれ示す。これらの等価素子とレーザモジュールの構成部分との対応、およびその典型的な値については後述する。

【0007】 図6は、図5の等価回路図に基づいてシミュレーションによって求めた周波数特性図であり、横軸にレーザの駆動信号の周波数、縦軸にレーザ駆動電流の応答特性を示す。図6を参照すると、周波数 3.8 GHz 付近に鋭い共鳴帯が存在していることが分かった。この共鳴帯のために、 -3 dB ダウンの帯域幅が 1.8 GHz 程度になっているとの結論に至った。

【0008】 発明者は、このような解析結果に基づき様々な試行錯誤を行った結果、本発明を以下のような構成とすることによって、上記の周波数特性を改善できることを見出した。

【0009】 本発明に係わる半導体レーザモジュールは、ペルチェ素子の一電極との間に絶縁部材を介して設けられた半導体レーザを備え、前記半導体レーザがレーザ駆動信号を受けるための第1の端子と第2の端子とを有する半導体レーザモジュールであって、前記第2の端子と前記ペルチェ素子の一電極との間に抵抗性インピーダンスを加えるためのダンピング手段、を備える。

【0010】 このように、ペルチェ素子の一電極上に設けられた半導体レーザの第2の端子とペルチェ素子の一電極との間に抵抗性インピーダンスを加えるためのダンピング手段を設けたので、このモジュール自体が有する共鳴作用によって生じていた周波数特性における減衰帯が、追加された抵抗性インピーダンスを加えるための手段によって消失される。

【0011】 本発明に係わる半導体レーザモジュールでは、ダンピング手段は、抵抗素子から成るようにしてもよい。

【0012】 このように、ダンピング手段を抵抗素子によって構成すれば、簡素な構成でダンピング手段が実現される。

【0013】 このような抵抗素子は、ペルチェ素子の一電極上に設けられた配線基板上に配置されたチップ抵抗であることが好ましい。また、このような抵抗素子は、ペルチェ素子の一電極上に設けられた配線基板上に形成された薄膜抵抗であることが好ましい。

【0014】 このように、抵抗素子をチップ抵抗によって実現すれば、半導体レーザモジュールに内蔵するため好適であると共に、配線基板上に搭載することも可能であるので高周波特性に関しても好ましい。また、抵抗素子を配線基板上の薄膜抵抗によって実現すれば、寄生インダクタンスを低減するために好適であり、高周波特性に関して更に良好な特性が実現される。

【0015】

【発明の実施の形態】本発明の実施の形態を図面を参照しながら説明する。可能な限り、同一の部分には同一の符号を付して、重複する説明は省略する。

【0016】本発明の実施の形態に係る半導体レーザモジュールを図1(a)および(b)を用いて説明する。図1(a)は、本発明に従う半導体レーザモジュール1(以下、単にモジュールという)の上面図であり、内部の様子が明らかになるように封止用のキャップを除いた状態を示している。図1(b)は、図1(a)に示されたモジュールのA-A'断面における断面図である。

【0017】図1(a)および(b)を参照すると、モジュール1の主要部は、搭載部材に収納されている。搭載部材としては、例えばバタフライ型パッケージ(以下、PKGと記す)10があり、以下、PKG10を使用する場合について説明を行う。

【0018】PKG10は、側面に複数のリードピン36を有し、また底面に、PKGの接地端子に接続されている導電層を有する。この導電層上には、ペルチェ素子12が下面電極を対面させて搭載されている。ペルチェ素子12は、上面電極と下面電極との間に電流を流すことによって冷却素子として作動する。ペルチェ素子12への電流の供給は、PKGの側面に備わっているリードピン36を介して外部から行われる。

【0019】ペルチェ素子12の上面電極上には、導電性の部材14を挟んでチップキャリア16、24が搭載されている。さらに、チップキャリア16上には、サブマウント17、ダンピング手段19、サーミスタ20、および配線基板21、22が搭載されている。

【0020】サブマウント17上には、半導体レーザ18が搭載されている。このサブマウント17は、良熱伝導体材料、例えば窒化アルミ(AlN)、アルミナ(Al_2O_3)を用いて形成されているため、半導体レーザ18の動作中に発生した熱は、サブマウント17を伝導してペルチェ素子12に到達し、電気的にモジュール外に排出される。半導体レーザ18の第1の端面は、2つのレンズ28、30を介して光ファイバ34の一端面と光学的に結合している。光ファイバ34は、フェルルール32の中央部に設けられた開口部に挿入されて、更にフェルルール32はPKG10を介して、半導体レーザ18と光軸と合わされて固定されている。

【0021】ダンピング手段19は、半導体レーザ18の一端子とペルチェ素子12の一電極との間に抵抗性インピーダンスを与える。具体的には、このような半導体レーザモジュールでは、抵抗素子として実現できるが、これに限られるものではない。

【0022】チップキャリア24上には、フォトダイオード(以下、PDと記す)26が搭載されている。PD26の受光面は、半導体レーザ18の第1の端面と対向する第2の端面に対面している。このため、半導体レーザ18の出射光の強度を検知するためのモニタPDとし

て作動する。この信号も、またリードピン36を介して外部へ取り出される。

【0023】サーミスタ20は、半導体レーザ18に近接してチップキャリア16上に搭載されて、半導体レーザ18の発熱の程度を検知するための検出器として作動する。その信号は、リードピン36を介して外部へ取り出される。

【0024】配線基板21、22は、その第1の面をペルチェ素子12の上面電極(部品搭載面)に対面するように向けて導電性部材14を挟んで搭載されている絶縁部材である。この第1の面に対向する第2の面上には、半導体レーザ18のアノードおよびカソードをリードピン36と接続するための配線導電層が形成されている。

【0025】図2は、図1(a)のモジュール1の上面図であり、特に配線基板上の配線導電層およびボンディングワイヤが明確に示されるように拡大されている。なお、簡単にするために、チップキャリア16および24上の配線パターンは描かれていない。

【0026】図2を参照すると、サブマウント17上に搭載されている半導体レーザ18の一端子は、リードピン36及びパッケージ配線(PKG配線という)42を通してモジュール1の外部から供給されるレーザ駆動信号を受ける。このリードピン36及びPKG配線42には、PKG10の接地端子との間に寄生容量C1が存在する。また、この駆動信号はボンディングワイヤ44を介して配線基板21上の配線導電層46へ接続される。ボンディングワイヤ44は、直径 $20\mu m \sim 50\mu m$ の細金線であるため、電気的特性として、等価的に寄生インダクタンスL1として作用する。配線導電層46は、配線基板21上にあり、PKG配線42と対向する配線基板21の一辺からチップキャリア16に対面する一辺まで延びる。このため、配線基板21の第1の面に面して存在するペルチェ素子12の上面電極との間に寄生キャパシタが形成され、配線導電層46は寄生容量C2として電気的に作用する。配線導電層46は、ボンディングワイヤ52を介してサブマウント17上の半導体レーザ18の一電極と接続される。このボンディングワイヤ52もまた、寄生インダクタンスL2として電気的に作用する。

【0027】このようにして、駆動信号は、半導体レーザ18のカソード端子に接続される。半導体レーザ18は、電気的特性を求めるに際しては、理想的特性のダイオードLDとこれに直列して接続される内部抵抗R1によって表現可能である。また、半導体レーザ18は、チップキャリア16に搭載され、またサブマウント17は、絶縁性の良熱伝導体により形成されている部材である。このため、それ自体に寄生容量を持ち、チップキャリア16を介してペルチェ素子12の上面電極との間に寄生容量C3が存在する。

【0028】半導体レーザ18のアノード端子は、ボン

ディングワイヤ48を介して配線基板22上に配線導電層54へ接続される。ボンディングワイヤ48は、上記と同様な理由によって寄生インダクタンスL3として電氣的に作用する。配線導電層54は、サブマウント17の一側面からPKG配線56と対面する一辺の位置まで延びる。故に、配線導電層54は、ペルチェ素子12の上面電極との間において寄生容量C4として電氣的に作用する。次いで、配線導電層54は、ボンディングワイヤ58を介してPKG配線56に接続される。このため、アノード信号は、PKG配線56およびリードピン36を通してPKGの外部と電氣的に接続可能となる。ボンディングワイヤ58は、上記と同様に寄生インダクタンスL4として電氣的に作用する。PKG配線56は、PKG10の接地端子に接続されていてもよい。なお、配線導電層46、54は、別個の配線基板上に形成されるものとして描かれているけれども、単一の配線基板上に形成されるようにしてもよく、このようにすれば部品数の削減に寄与する。

【0029】ペルチェ素子12は、上面電極上に導電性部材14を搭載すると共に、下面電極をPKG底面に面して搭載されている。また、ペルチェ素子モジュールは、ペルチェ素子をセラミックで挟みこむ構造になっているため、セラミック部分により寄生容量C5が存在するように電氣的に作用する。

【0030】以上、説明したような範囲において電氣的に接続関係を図示すると、図5に示される等価回路図によって表される。このような等価回路図によって表される半導体レーザモジュールは、図6に表された特性を示す。この回路図において、レーザ駆動回路は、時間的に変化する電圧を出力する電圧源Viと、この電圧源に直列に接続される等価出力抵抗とを用いて表現される。なお、この抵抗値は、本実施の形態においては、50Ωとした。

【0031】加えて、本発明の半導体レーザモジュール1は、半導体レーザ18のアノード端子とペルチェ素子12の上面電極と間に抵抗性インピーダンスを加えるためのダンピング手段(図1(a)の19)を備えている。このようなダンピング手段は、図2においては抵抗素子60として示されている。また、このようなダンピング手段は、抵抗性インピーダンスを有する回路および素子によっても実現可能である。この抵抗素子60の一端子66は、ボンディングワイヤ62およびサブマウント17上の導電層(図示せず)を介して半導体レーザ18のアノード端子に電氣的に接続される。また、この抵抗素子60の他端68は、ボンディングワイヤ64を介してチップキャリア16に接続され、導電性部材14およびチップキャリア16を介してペルチェ素子12の上面電極に接続される。抵抗素子60の両方の端子66、68の間には、抵抗値R2の抵抗体70が設けられている。

【0032】このように、ダンピング手段を抵抗素子60によって構成すれば、簡素な構成でダンピング手段が実現される。このような抵抗は、チップ抵抗であることが好ましく、また、薄膜抵抗であることが好ましい。このように、抵抗素子をチップ抵抗によって実現すれば、半導体レーザモジュールに内蔵するために好適であると共に、チップキャリア16上に設けられた配線基板上に搭載することも可能であるので高周波特性に関しても好ましい。抵抗素子を配線基板の配線導電層(配線パターン)と同一面上に形成される薄膜抵抗によって実現すれば、寄生インダクタンスを低減するために好適なので、高周波特性に関して更に良好な特性が実現される。また、配線導電層が形成される基板とは別個の配線基板上に抵抗素子を設けるようにすれば、寄生インダクタンスを低減するために好適な配置が可能となる。このような抵抗素子は、ペルチェ素子12の上面電極との間に配線基板を挟むように搭載されているので、ペルチェ素子12の上面電極とそれぞれの端子66、68との間にそれぞれ寄生容量C6、C7が存在する。

【0033】このような抵抗素子60の構成において、ボンディングワイヤ62は、寄生インダクタンスL5として電氣的に作用し、またボンディングワイヤ64は、寄生インダクタンスL6として電氣的に作用する。

【0034】このように構成されるモジュール1において、半導体レーザ18のアノード端子とペルチェ素子の上面電極と間に抵抗性インピーダンスR2を有するダンピング手段を設けたので、このモジュール1自体が有する共鳴効果によって生じていた周波数特性における共振帯が、追加された抵抗性インピーダンスによって減衰可能となる。

【0035】本実施の形態においては、このような抵抗性インピーダンスの好適な値として、後にも記載されるように15Ωが示されているが、本発明はこの値に限られるものではない。この値はこのモジュール1自体が有する共鳴効果によって生じていた周波数特性における共振を消失させるように決定されることが好ましい。

【0036】本実施の形態に従うレーザモジュール1は、さらに、引き続いて以下の構成を備える。

【0037】チップキャリア16上に搭載されたサーミスタ20の各端子は、それぞれボンディングワイヤ72、74を介してPKG配線に接続され、対応するリードピン36に接続される。

【0038】チップキャリア24上に搭載されたPD26の各端子は、それぞれボンディングワイヤ76、78、配線基板80、82上の配線導電層(図示せず)、およびボンディングワイヤ84、86を介してPKG配線に接続され、対応するリードピン36に接続される。

【0039】このような構成の半導体レーザモジュール1の電氣的な構成要素に関して、半導体レーザモジュールの各部と対応させながら説明してきた。図3は、以上

の説明において示された本実施の形態に従う半導体レーザモジュールの数GHz程度の高周波数領域の動作において等価的に作用する素子を示した等価回路図である。発明者が詳細な解析の結果として見出したこれらの素子の典型的な値を以下に例示すると、

キャパシタンス

$C1 = 1.9 \text{ pF}$ 、 $C2 = 0.5 \text{ pF}$

$C3 = 0.3 \text{ pF}$ 、 $C4 = 0.6 \text{ pF}$

$C5 = 20 \text{ pF}$

インダクタンス

$L1 = 2 \text{ nH}$ 、 $L2 = 1 \text{ nH}$

$L3 = 1 \text{ nH}$ 、 $L4 = 2 \text{ nH}$

$L5 = 0.5 \text{ nH}$ 、 $L6 = 0.5 \text{ nH}$

抵抗

$R1 = 5 \Omega$ 、 $R2 = 15 \Omega$

という値になる。

【0040】このような典型的な数値を用いて、本発明の半導体レーザモジュールの周波数特性をシミュレーションによって求めた結果を図4に示す。図4において横軸は駆動信号の周波数を示し、縦軸はレーザの駆動電流の応答特性を示している。

【0041】図4を参照すると、周波数特性において、従来のモジュールの形態において現れていた3.8GHz近傍の共鳴による鋭いディップは消失して、5GHz程度の周波数までなだらかに減少する特性が得られた。この結果、-3dBダウンにおいて求めた帯域幅は、2.5GHzまで広がるので、本実施の形態に従う半導体レーザモジュールは、2GHzを越える信号にまで応答可能となる。

【0042】このような結果を得ることができた理由を発明者は、以下のように考えている。その理由は、半導体レーザのアノード側を抵抗性インピーダンスを介してペルチェ素子の一電極に接続することによって、半導体レーザの抵抗成分とペルチェ素子の容量成分との間において発生していた従来の共鳴効果を緩和することが可能になり、3GHzを越える領域で発生していた鋭い減衰帯を高周波側へ展開することが可能になるということである。

【0043】

【発明の効果】以上、図面を参照しながら本発明を詳細

に説明したように、本発明に係わる半導体レーザモジュールは、半導体レーザの一端子とペルチェ素子の一電極と間に抵抗性インピーダンスを加えるためのダンピング手段を備えるようにした。

【0044】このため、半導体レーザモジュール自体が有する共鳴周波数において生じていた周波数特性における減衰が、追加された抵抗性インピーダンスによって消失する。

【0045】したがって、周波数特性が改善された半導体レーザモジュールが提供される。

【図面の簡単な説明】

【図1】図1(a)は、本発明の一実施の形態に従う半導体レーザモジュールの上面図であり、内部の様子が明らかになるように封止用のキャップを除いた状態を示している。図1(b)は、図1(a)に示されたモジュールのA-A'断面における断面図である。

【図2】図2は、図1(a)のモジュール1の上面図であり、特に配線基板上の配線導電層およびボンディングワイヤが明確に示されるように拡大されている。

【図3】図3は、本発明に従う半導体レーザモジュールの高周波特性を示した等価回路図である。

【図4】図4は、本発明の一実施の形態に従う半導体レーザモジュールの高周波特性を示した特性図である。

【図5】図5は、従来の半導体レーザモジュールの等価回路図である。

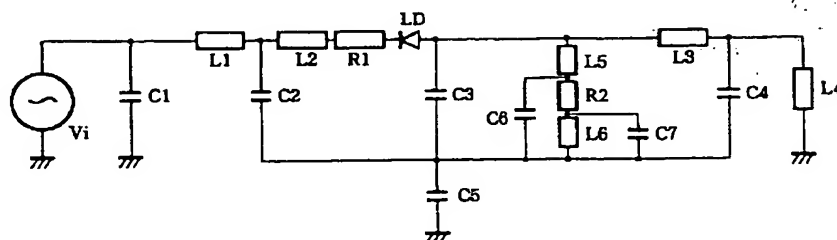
【図6】図6は、図5の等価回路図に基づいてシミュレーションによって求めた周波数特性図である。

【符号の説明】

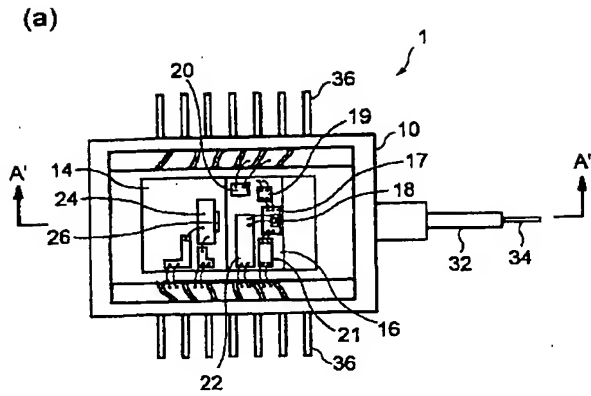
1…半導体レーザモジュール、10…バタフライ型パッケージ、12…ペルチェ素子、14…導電性部材、16、24…チップキャリア、17…サブマウント、18…半導体レーザ、19…ダンピング手段、20…サーミスタ、22…配線基板、26…フォトダイオード、28、30…レンズ、32…フェルルール、34…光ファイバ、36…リードピン

42、56…パッケージ配線(PKG配線)、44、48、52、58、62、64、72、74、76、78、84、86…ボンディングワイヤ、46、54…配線導電層、60…抵抗素子、66、68…抵抗の端子、70…抵抗体

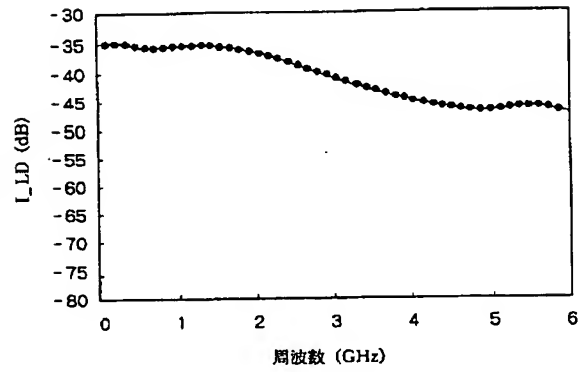
【図3】



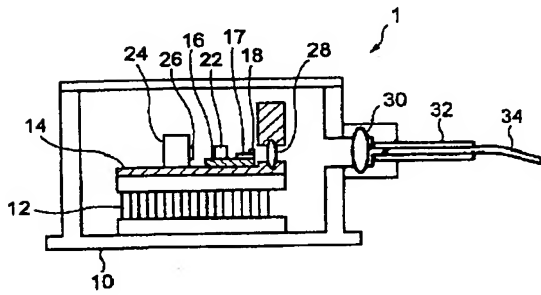
【図1】



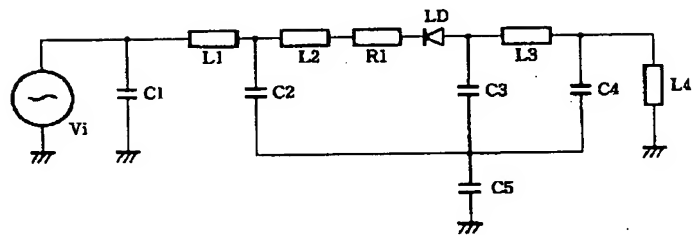
【図4】



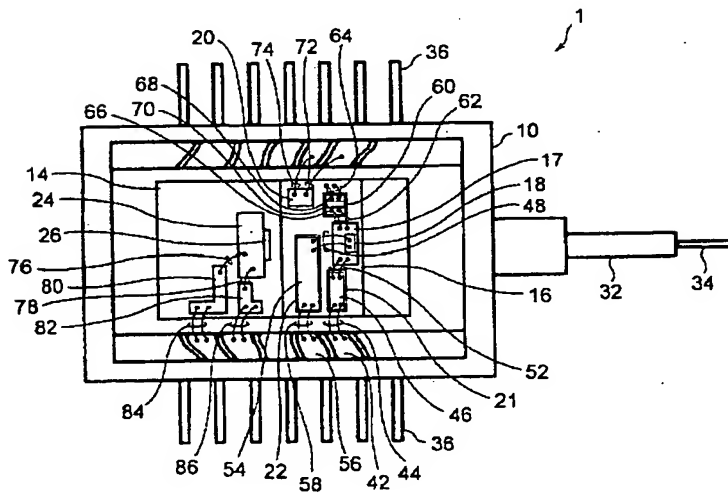
(b)



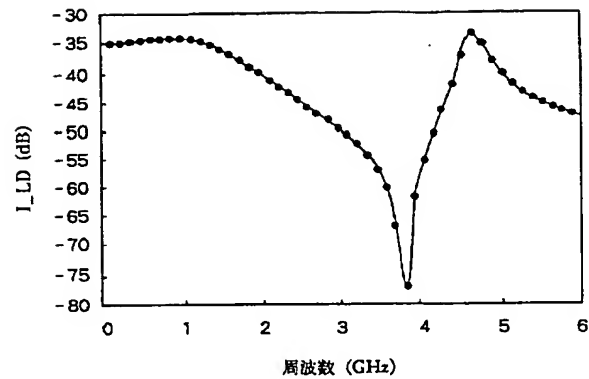
【図5】



【図2】



【図6】



フロントページの続き

(72)発明者 加藤 隆志
 神奈川県横浜市栄区田谷町1番地 住友電
 気工業株式会社横浜製作所内

(72)発明者 稲野 滋
 神奈川県横浜市栄区田谷町1番地 住友電
 気工業株式会社横浜製作所内

(72)発明者 三木 淳
 神奈川県横浜市栄区田谷町1番地 住友電
 気工業株式会社横浜製作所内

(72)発明者 高木 敏男
 神奈川県横浜市栄区田谷町1番地 住友電
 気工業株式会社横浜製作所内

Fターム(参考) 5F041 AA21 DA83 FF14
 5F073 BA02 EA14 FA15 FA18 FA25
 FA27 GA23 GA38

THIS PAGE BLANK (USPTO)